

## SEMICONDUCTOR DEVICE

Patent Number: JP9045827

Publication date: 1997-02-14

Inventor(s): YOSHIDA SATOSHI; FUJITA YUJI; KANEKO KENJI

Applicant(s): HITACHI LTD

Requested Patent:  JP9045827

Application Number: JP19950197258 19950802

Priority Number(s):

IPC Classification: H01L23/36; H01L23/373; H05K7/20

EC Classification:

Equivalents:

---

### Abstract

---

**PROBLEM TO BE SOLVED:** To reduce the temperature difference between the temperatures of electronic components and to make uniform the output signal levels of devices by a method wherein at least one of heat conductors, which are respectively mounted to a plurality of the electronic components and transfer heat, which is generated in the components, to cooling components, has a heat conductivity different from those of the other heat conductors.

**SOLUTION:** A plurality of electronic components 13, 14 and 15 are mounted on the upper surface of a wiring board 11, which consists of a ceramic board made of an alumina or a mullite, through solder balls as connection means. Here, the components 13 are CPUs and the components 14 and 15 are memory elements. Here, heat conductors 31, 32 and 33 are respectively connected with the upper parts of the components 13, 14 and 15 and the heat conductors 31, 32 and 33 are respectively connected thermally with the recess parts in the centers of cooling components 6. Moreover here, materials having heat conductivities different from each other are respectively used for conductors 31, 32 and 33. In concrete terms, Cu, Si and Mo are respectively used for the conductor 31, the conductor 32 and the conductor 33.

---

Data supplied from the **esp@cenet** database - I2

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-45827

(43)公開日 平成9年(1997)2月14日

| (51)Int.Cl. <sup>®</sup> | 識別記号   | 府内整理番号 | F I          | 技術表示箇所 |
|--------------------------|--------|--------|--------------|--------|
| H 01 L 23/36             |        |        | H 01 L 23/36 | D      |
|                          | 23/373 |        | H 05 K 7/20  | F      |
| H 05 K 7/20              |        |        | H 01 L 23/36 | M      |

審査請求 未請求 請求項の数8 O.L (全5頁)

|          |                |         |   |
|----------|----------------|---------|---|
| (21)出願番号 | 特願平7-197258    | (71)出願人 | 000005108<br>株式会社日立製作所<br>東京都千代田区神田駿河台四丁目6番地      |
| (22)出願日  | 平成7年(1995)8月2日 | (72)発明者 | ▲吉▼田 学志<br>東京都国分寺市東恋ヶ窪1丁目280番地<br>株式会社日立製作所中央研究所内 |
|          |                | (72)発明者 | 藤田 祐治<br>東京都国分寺市東恋ヶ窪1丁目280番地<br>株式会社日立製作所中央研究所内   |
|          |                | (72)発明者 | 金子 憲二<br>東京都国分寺市東恋ヶ窪1丁目280番地<br>株式会社日立製作所中央研究所内   |
|          |                | (74)代理人 | 弁理士 小川 勝男   |

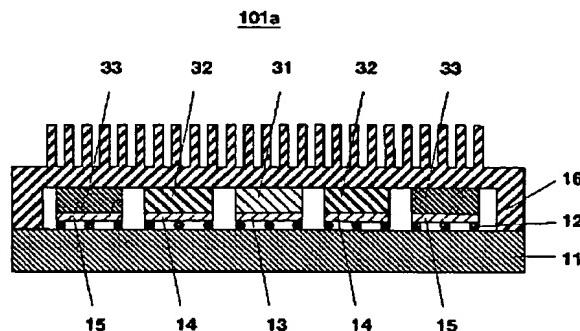
(54)【発明の名称】 半導体装置

(57)【要約】

【構成】各電子部品13, 14および15は熱伝導体31, 32および33にて冷却部品16に接続されている。

【効果】発热量の異なる電子部品と熱伝導率の異なる熱伝導体を組み合わせることによって各電子部品の動作時の温度差を低減できる。この結果、出力信号レベルの均一化が図れ、半導体装置101aの動作をより安定化することができる。

図1



## 【特許請求の範囲】

【請求項1】配線基板と、この基板に搭載される複数の電子部品と、前記電子部品に取り付けられ前記電子部品で発生する熱を冷却部品に伝える熱伝導体からなる半導体装置において、前記熱伝導体の少なくとも一つは他の熱伝導体とは異なる熱伝導率を持つことを特徴とする半導体装置。

【請求項2】請求項1において、前記熱伝導体の少なくとも一つは他の熱伝導体とは熱伝導率の異なる材料からなる半導体装置。

【請求項3】請求項1または2において、前記熱伝導体は熱伝導率の異なる複数の材料を積層してなる半導体装置。

【請求項4】請求項3において、前記熱伝導体を構成する複数の材料のうち少なくとも一つの材料の厚さが他の熱伝導体を構成する材料の厚さと異なっている半導体装置。

【請求項5】請求項1において、前記熱伝導体の少なくとも一つは他の熱伝導体とは前記電子部品との接続面積が異なっている半導体装置。

【請求項6】請求項1, 2, 3, 4または5において、前記電子部品はペアチップからなる半導体装置。

【請求項7】請求項1, 2, 3, 4または5において、前記電子部品はQFP, BGA, TCP等の表面実装用パッケージからなる半導体装置。

【請求項8】請求項1, 2, 3, 4または5において、前記熱伝導体を構成する材料の少なくとも一つは半田からなる半導体装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は配線基板上に複数の電子部品を搭載接続し、電子部品上に冷却部品を有する半導体装置に関する。

## 【0002】

【従来の技術】従来マルチチップモジュールと呼ばれる半導体装置は一般的に同一種類の複数の電子部品をセラミック基板等の配線基板に搭載していた。たとえば特開平6-77361号公報記載のようにLSIチップとヒートシンクを熱伝導材で熱的に接続する構成で冷却を行っていた。ここで各チップの発熱量に大きな差はないので同一構造の熱伝導材を用いて冷却を行っても、各チップの動作温度に大きな差は生じなかった。

【0003】しかし、近年、集積度の向上に伴い、発熱量の大きな高速CPUと比較的発熱量の少ないメモリ素子を近接させることで半導体装置を高速化する必要性が増してきた。

## 【0004】

【発明が解決しようとする課題】よく知られているように、モジュール内に実装された多数のデバイスから出力される信号レベルを均一化するためには、各電子部品の

動作温度を一定範囲以内に収める必要がある。しかし、従来構造ではCPUが発生する熱によってCPUとメモリ素子との間に許容範囲を超える温度差が生じる。また、CPU近くのメモリ素子とCPUから離れた位置にあるメモリ素子に接続する熱伝導体と同じ熱伝導率のものを用いると、CPU近くのメモリの動作温度がCPUから離れたメモリの動作温度より高くなる。すなわち各電子部品の動作温度を一定範囲内に収める点について考慮がなされていなかった。

【0005】本発明は電子部品間の温度差を低減することにより、各デバイスの出力信号レベルを均一化し、半導体装置の動作をより安定化させることにある。

## 【0006】

【課題を解決するための手段】上記目的は、配線基板と、この基板に搭載される複数の電子部品と、電子部品に取り付けられ電子部品で発生する熱を冷却部品に伝熱する熱伝導体からなる半導体装置において、熱伝導体の少なくとも一つは他の熱伝導体とは異なる熱伝導率を持つことにより達成される。

## 【0007】

【作用】上記手段によれば、CPUと接する熱伝導体としては、比較的熱伝導率の高い熱伝導体を用い、メモリ素子と接する熱伝導体としては、比較的熱伝導率の低い熱伝導体を用いることができる。またCPUの近傍にあるメモリに接続される熱伝導体として比較的熱伝導率の高い熱伝導体を用い、CPUから離れた位置にあるメモリに接続される熱伝導体として比較的熱伝導率の低い熱伝導体を用いることができる。これにより、CPUとメモリ素子の温度差が従来より低減され、さらにCPU近傍のメモリ素子とCPUから離れたメモリ素子間の温度差が低減する。この結果、CPUおよび各メモリ素子の出力信号レベルを均一化できる。

## 【0008】

【実施例】図1は本発明における第1の実施例である半導体装置101aの断面図である。

【0009】配線基板11はたとえばアルミニウムまたはマグネシウム製のセラミックス基板からなる。この配線基板11上面に、接続手段12としてPb/Sn(95/5wt%)からなる半田ボールにより、複数の電子部品13, 14および15が搭載されている。接続手段12は電子部品形態がBGAやペアチップの場合は半田ボールによる突起電極形態をとり、電子部品形態がQFP, TCPの場合はパッケージに付随した金属リード形態をとる。ここで電子部品13はCPUであり、電子部品14および15はメモリ素子である。

【0010】さらに電子部品13, 14および15の上部には冷却部品16が覆うように配置されている。ここで冷却部品16は熱伝導率が高く加工しやすい材料であるAl等のセラミックスからなる。また生産性向上やコスト低減のためにはAlやCuなどの金属が望ましい。

さらに冷却部品16の周辺部は凸状に加工されており、配線基板11の周辺部に半田等（図示せず）により接続されている。ここで電子部品13、14および15上部には熱伝導体31、32および33が接続されており、熱伝導体31、32および33は冷却部品16の中央凹部に熱的に接続されている。ここで電子部品13はCPUなので、その発热量が40～50Wに達する一方、電子部品14および15はメモリ素子なので、その発热量は数Wレベルである。

【0011】本実施例では熱伝導体31、32および33に熱伝導率の異なる材料を用いた。具体的には、熱伝導体31にはCu、熱伝導体32にはSi、熱伝導体33にはMoをそれぞれ用いた。本実施例による各電子部品の温度分布を図2に示す。

【0012】横軸に配線基板中心からの距離を示し、縦軸に各電子部品の動作温度を示す。グラフの下に示す図は半導体装置101aであり、配線基板11と電子部品13、14および15の配置と接続状態を示している。電子部品14および15はメモリ素子であって、その発热量はいずれも5Wである。また電子部品13はCPUであり、その発热量は40Wである。

【0013】点線は従来構造での動作温度の分布を示している。従来構造では、熱伝導体31、32および33に厚さの等しいCuを用いることで各熱伝導体の熱伝導率を同じにした。各電子部品13、14、15と外部雰囲気との間の熱抵抗はほぼ等しいので、発热量の大きい電子部品13の温度上昇がもっとも大きい。そして、電子部品13の周囲に伝わる熱量の影響が大きい電子部品14の温度上昇が次に大きく、電子部品15の温度上昇は最も小さい。電子部品13、14、15の動作温度差△Taは30(℃)に達した。

【0014】本構造の動作温度の分布を実線に示す。電子部品13に接続する熱伝導体31には従来と同じCuを用いた。電子部品13から周囲に伝達する熱量に大きく影響される電子部品14と接する熱伝導体32の材料としては、Cuより熱伝導率の小さいSiを用いた。電子部品13の熱的影響が比較的少ない電子部品15と接する熱伝導体33の材料は、Siよりさらに熱伝導率の小さいMoを用いた。これら熱伝導体31、32、33の厚さは等しくした。電子部品14と外部雰囲気との間の熱抵抗は、従来例に比べて大きくなっているので、電子部品13と14の温度差は従来より低減される。また電子部品15と外部雰囲気との間の熱抵抗は、電子部品14と外部雰囲気との間の熱抵抗よりさらに大きいので、従来構造と比べた電子部品15の温度上昇の幅はさらに大きくなり、電子部品14と15の温度差も従来より低減される。

【0015】この結果、電子部品13、14、15の動作温度差△Tbは5(℃)となり、従来に比べて約6分の1に低減できた。またの理由より、熱伝導体32には

熱伝導体Cuの熱伝導率よりも小さいMoを用い、熱伝導体33には熱伝導体32に用いたMoよりさらに熱伝導率が小さいAl<sub>2</sub>O<sub>3</sub>を用いても同様の効果が得られる。

【0016】図3は本発明における第2の実施例である半導体装置101bの断面図である。

【0017】半導体装置101bは、半導体装置101aにおける熱伝導体31、32および33を複数部品で構成した例である。すなわち、熱伝導体36、37および38は、熱伝導体31、32および33のそれぞれと熱伝導体34を積層してなる。

【0018】本実施例では熱伝導体を複数積層することで熱伝導体36、37および38の熱伝導率に差を設けた。具体的には、熱伝導体34にはPb/Sn(37/63wt%)を使用し、熱伝導体31、32および33は第1の実施例と同様にそれぞれCu、Si、Moを使用した。第1の実施例と同様に電子部品13、14、15の順に外部雰囲気との間の熱抵抗が大きくなるので従来例に比べて各電子部品間の温度差を低減できる。またCu、AlN、SiC、Al、W、SiまたはMoの中の任意の3種類を熱伝導率の大きい順に電子部品13、14、15に配置することによっても同様の効果が得られる。

【0019】図4は本発明の第3の実施例である半導体装置101cの断面図である。

【0020】半導体装置101cは、半導体装置101aの熱伝導体31、32および33を熱伝導体45、46および47に置き換えた構造である。これら熱伝導体45、46および47は熱伝導体40と熱伝導体41の2つの部品からなる。そして、電子部品13と接する熱伝導体40の厚さを最も厚くし、電子部品15と接する熱伝導体40の厚さを最も薄くした。ここで熱伝導体40の材料としてはCuを用い、熱伝導体41の材料としては、Cuより熱伝導率の小さいPb/Sn(37/63wt%)を用いた。以上の構成によれば第1の実施例と同様に、電子部品13、14、15の順に外部雰囲気との間の熱抵抗が大きくなるので、従来例に比べて各電子部品間の温度差を低減できる。

【0021】図5は本発明の第4の実施例である半導体装置101dの断面図である。

【0022】半導体装置101cは、半導体装置101aの熱伝導体31、32および33を熱伝導体48、49および50に置き換えた構造である。そして、電子部品13と接する熱伝導体48の接触面積を最も大きくし、電子部品15と接する熱伝導体50の接触面積を最も小さくした。ここで熱伝導体48、49、50の材料としてはCuを用いた。以上の構成によれば第1の実施例と同様に、電子部品13、14、15の順に外部雰囲気との間の熱抵抗が大きくなるので、従来例に比べて各電子部品間の温度差を低減できる。

## 【0023】

【発明の効果】本発明によれば複数の電子部品を高密度で搭載した半導体装置内で、同種の電子部品の動作温度の差を少なくすることができるので、各電子部品から出力される信号レベルが均一化し、半導体装置の動作をより安定させることができる。

## 【図面の簡単な説明】

【図1】本発明の一実施例の複数の電子部品を配線基板に搭載し電子部品と冷却部品を熱伝導体で接続した半導体装置の断面図。

【図2】従来半導体装置の温度分布と本構造による温度特性図。

【図3】本発明の一実施例の複数の電子部品を配線基板

に搭載し電子部品と冷却部品を熱伝導体で接続した半導体装置の断面図。

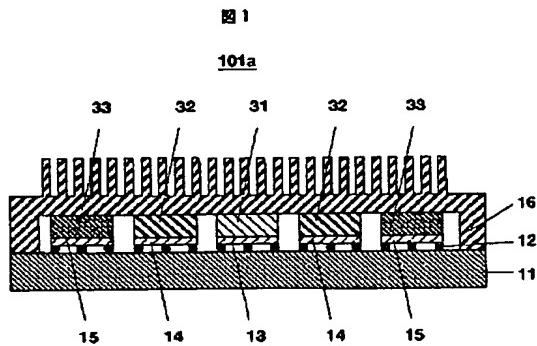
【図4】本発明の一実施例の複数の電子部品を配線基板に搭載し電子部品と冷却部品を熱伝導体で接続した半導体装置の断面図。

【図5】本発明の一実施例の複数の電子部品を配線基板に搭載し電子部品と冷却部品を熱伝導体で接続した半導体装置の断面図。

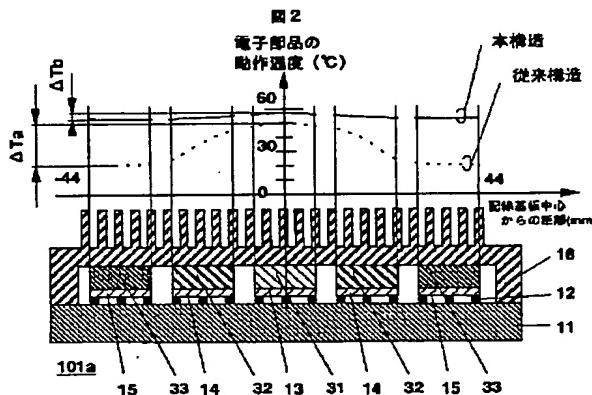
## 【符号の説明】

11…配線基板、12…突起電極、13…CPU部品、  
14…メモリ部品、15…メモリ部品、16…冷却部品、  
31…熱伝導体、32…熱伝導体、33…熱伝導体、  
101a…半導体装置。

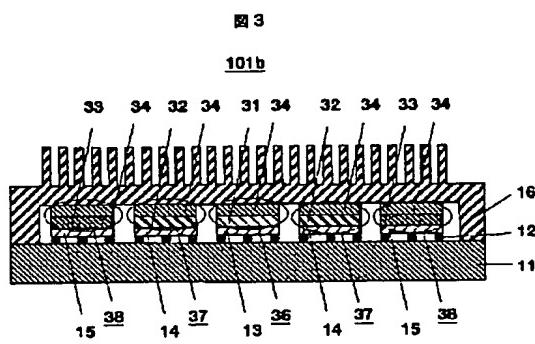
【図1】



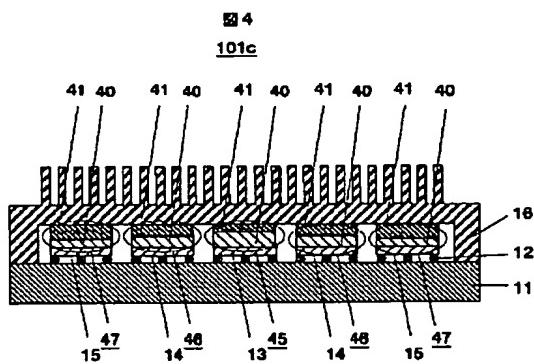
【図2】



【図3】



【図4】



【図5】

